

SEMICONDUCTOR DEVICE

Publication number: JP6181289

Publication date: 1994-06-28

Inventor: KOZONO HIROYUKI

Applicant: TOKYO SHIBAURA ELECTRIC CO

Classification:

- international: *H01L23/50; G06K19/07; G06K19/077; H01L21/822; H01L27/04; H01L23/48; G06K19/07; G06K19/077; H01L21/70; H01L27/04; (IPC1-7): H01L27/04; H01L23/50*

- European:

Application number: JP19920353627 19921214

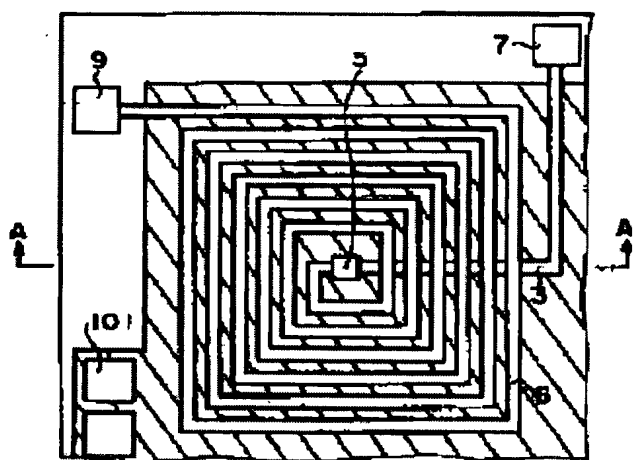
Priority number(s): JP19920353627 19921214

Report a data error here

Abstract of JP6181289

PURPOSE: To provide a semiconductor device which is used in a high frequency band and has an inductance to be freely placed.

CONSTITUTION: A metal thin film grounded substantially on an entire surface except a peripheral part is formed on a surface of a semiconductor substrate through an insulating film made of polyimide, etc., and an inductance 6 is formed thereon also through a polyimide film. Pads 7, 9 of the inductance 6 and a pad 101 of the metal thin film are formed on a peripheral edge part not formed with the metal thin film. Since the metal thin film is formed, high frequency characteristics are improved, a position of the inductance 6 can be formed at an arbitrary place on the metal thin film, and the degree of freedom of design is increased.



Data supplied from the **esp@cenet** database - Worldwide

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-181289

(43)公開日 平成6年(1994)6月28日

(51)Int.Cl.⁵

H 0 1 L 27/04
23/50

識別記号

庁内整理番号

L 8427-4M
X 9272-4M

F I

技術表示箇所

審査請求 未請求 請求項の数 7 (全 13 頁)

(21)出願番号 特願平4-353627

(22)出願日 平成4年(1992)12月14日

(71)出願人 000003078

株式会社東芝
神奈川県川崎市幸区堀川町72番地

(72)発明者 小園 浩由樹

神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝多摩川工場内

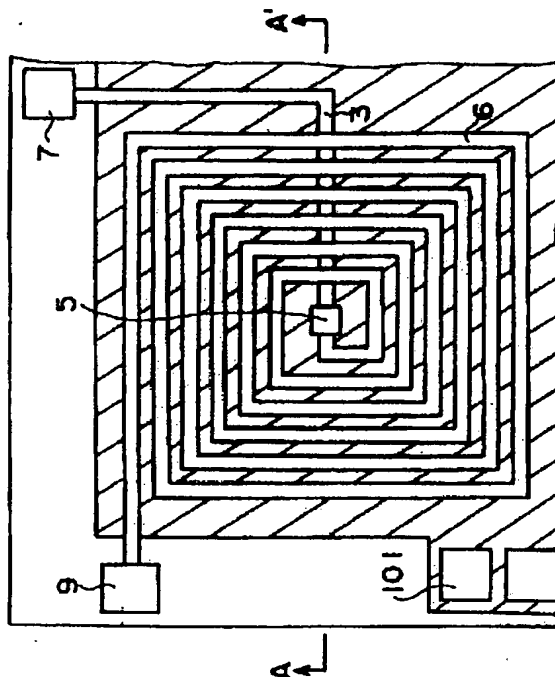
(74)代理人 弁理士 竹村 壽

(54)【発明の名称】 半導体装置

(57)【要約】

【目的】 高周波領域においても使用され、自由な配置が可能なインダクタンスを備えた半導体装置を提供する。

【構成】 半導体基板1の表面には、ポリイミドなどの絶縁膜を介して、周辺部分を除いてほぼ全面に接地された金属薄膜10が形成され、その上にやはりポリイミド膜を介してインダクタンス6が形成されている。金属薄膜10の形成されていない周縁部分には、インダクタンス6のパッド7、9や金属薄膜10のパッド101が形成されている。金属薄膜10が形成されているので、高周波特性が良く、かつ、インダクタンス6の位置は、金属薄膜10の上の任意の場所に形成することができ、設計上の自由度が大きくなる。



5

の他端に接続されている。インダクタンス6の他端は、半導体基板1の周辺部に露出している電極パッド9と接続している。次いで、インダクタンス6を含む半導体基板1表面を、例えば、ポリイミドのようなパッシベーション膜（図示せず）で保護する。図1には、図2に示されている絶縁膜2、4、8の表示は省略している。この実施例においては、半導体基板1に集積回路を形成しない。そして、内部に集積回路が形成されている少なくとも1つの半導体基板を別に用意し、この半導体基板を前記半導体基板1とともに1つのパッケージに封止してマルチチップ型半導体装置とする。この半導体装置は、マルチチップ構造をとることによりシステム規模での集積化が可能である。

【0009】このインダクタンスが形成された基板1は、集積回路が形成された素子領域を有する半導体基板、例えば、シリコン半導体基板に接合され、パッケージングされて1チップの半導体装置として移動型通信装置などの小型機器に組込むこともできる。前述の様にインダクタンスが形成され、集積回路が形成されていない半導体基板上にキャパシタや抵抗などの受動素子を組込むことができ、この受動素子を組込んだ半導体基板と集積回路を形成した半導体基板を組合わせて半導体装置を構成する。その組合わせの仕方には、まず、集積回路を形成した半導体基板に直接接着剤などを用いて受動素子の基板を貼付ける方法がある。また、半導体基板と受動素子の基板とをワイヤボンディングなどの配線で接続する組合わせの方法もある。この配線には、TAB(Tape Automated Bonding)テープを用いることができ、リードフレームを利用して両基板を電気的に接続することができる。金属薄層10には表面に露出する端子101を複数形成している。その1つは、他の半導体基板に形成された金属薄層に接続し、他の1つは、接地するGND端子となる。

【0010】金属薄層は、インダクタンスに入ってくる高周波信号の反射を防ぐ特性インピーダンスのばらつきを無くすことができる。図3の特性図に示すように、金属薄層が形成されない場合、 -3.0 dB が特性の良否を決める基準線とすると、周波数が約 $0.1\sim 3\text{ GHz}$ 程度のときは特性が良いが、この範囲を外れると損失が大きくなって使用が困難になる。これに対し、この金属薄層を設けることによって 10.0 GHz 以上まで使用が可能になる。この様にインダクタンスは、金属薄層の上に形成することにより特性インピーダンスが整合し、インダクタンスを通過する高周波の信号の反射および損失を低減することができるが、この様な金属薄層の効果は、金属薄層が、インダクタンスに近接していることによって生じるものであり、どの様な形で近接しているかは、余り関係しない。

【0011】例えば、図4は、金属薄層がインダクタンスの下に形成され、この金属薄層から分岐した金属層を

6

インダクタンスの渦巻き状の間に配置した例である。シリコン半導体基板1上にポリイミドの第1の絶縁膜2を形成し、その上に、周辺部を除いた半導体基板のほぼ全面に金属薄層10を形成する。その上にポリイミドの第2の絶縁膜4を被覆し、その上にインダクタンスの接続配線3をCuなどにより形成する。次いで、この接続配線3と第2の絶縁膜4の上にポリイミドからなる第3の絶縁膜8を形成し、その上に渦巻き状のインダクタンス6を形成する。インダクタンス6の中心部分の先端に端子5を形成し、この端子は、第3の絶縁膜8に形成したコンタクト孔を介して接続配線3と接続させる。この第3の絶縁膜8の上に渦巻き状インダクタンス6の間に配置されるようにCuなどの金属層104を任意の形状に形成し、第2及び第3の絶縁膜4、8に形成したコンタクト孔を通してこの金属層104と金属薄層10とを接続電極103で接続する。この半導体基板1の表面は、ポリイミドのパッシベーション膜（図示せず）で保護する。この構造によるとインダクタンス6と金属層104との間の距離 d' は図2に示すインダクタンス6と金属薄層10との間の半分にすることができ、また、金属薄層10とインダクタンス6との間の距離は、特に考慮する必要はないので、金属薄層10の位置を任意に設定することができる。

【0012】即ち、 d' は、ほぼ $d/2$ にすることができるが、図では、 d' の大きさを強調するために誇張して狭く描いている。次ぎに、図5を参照して、この実施例における他の例を説明する。金属薄層がインダクタンスの上に形成され、この金属薄層から分岐した金属層をインダクタンスの渦巻き状の間に配置した例である。シリコン半導体基板1上にポリイミドの第1の絶縁膜2を形成し、その上に、Cuなどのインダクタンスの接続配線3を形成する。その上に、ポリイミドの第2の絶縁膜4を形成し、この上にCuなどからなる渦巻き状インダクタンス6及びこの渦巻き状体の間に任意の形状のCuの金属層104を形成する。そして、インダクタンス6の中心部分の先端に端子5を形成し、この端子は、第2の絶縁膜4に形成したコンタクト孔を介して接続配線3と接続させる。次いで、インダクタンス6と金属層104等を被覆するようにポリイミドからなる第3の絶縁膜8を形成し、その上に、周辺部を除いた半導体基板のほぼ全面に金属薄層10を形成する。つぎに、第3の絶縁膜8に形成したコンタクト孔を通して、この金属層104と金属薄層10とを接続電極により接続する。この半導体基板1の表面はポリイミドのパッシベーション膜（図示せず）で保護する。この様に形成した金属薄層から分岐した金属層104は、インダクタンスの特性インピーダンスを整合させることができる。

【0013】したがって、この金属層104がインダクタンス6に近接していれば、金属薄層10が多少インダクタンス6から離れていても作用効果に格別影響は無

い。その結果、この金属薄層が段差のある変化の大きい所に配置しても特性インピーダンスが変化することはない。さらに、図6に示すように、単に図2のインダクタンス6と金属薄層10の位置を置換えた構造も、本発明に適用することは可能である。この場合は、両者間の距離を図2と同じ様にすることが好ましい。この金属薄層の材料には、Cuに限らず、AuやAlなどを用いることが可能である。層間絶縁膜などの絶縁膜に用いる低誘電率の材料には、ポリイミド以外にエポキシ樹脂などがある。インダクタンス6と金属薄層10との距離dは、大抵数 μm 〜数10 μm が適当である。特に、ポリイミドを金属薄層とインダクタンスとの間の絶縁膜厚は、ポリイミドなら1〜10 μm 程度であり、 SiO_2 膜なら10〜50 μm 程度が適当である。

【0014】次に、図7乃至図11を参照して第2の実施例について説明する。図7は、表面にインダクタンスおよびキャパシタンスが形成されている半導体基板の平面図、図8は、図7と同じ平面図であり、領域S1、S2をさらに加えている。図9は、領域S1のインダクタンス形成領域の部分平面図、図10は、領域S2のキャパシタ領域の部分平面図、図11は、図7のB-B'部分の断面図である。半導体基板1の上にポリイミドなどの低誘電率を有する第1の層間絶縁膜2が被覆されている。この第1の層間絶縁膜2の上にCuなどの金属薄層10が半導体基板1の周辺部を除いて、ほぼ全面に、例えば、真空蒸着などにより、形成される。この金属薄層10は、GND端子となる少なくとも1つの電極パッド101およびキャパシタの引出し電極に用いられる少なくとも1つの電極パッド102が半導体基板1の周辺部に形成されている。金属薄層10は、ポリイミドなどの低誘電率材料の第2の層間絶縁膜4により被覆される。この第2の層間絶縁膜4の上にフォトレジストを用いたエッチング処理により、インダクタンスの接続配線3を形成し、この一端は、渦巻き状インダクタンスの中心部が形成される予定の領域に形成し、他端は、半導体基板1周辺部に引き出し、そこに外部端子となる電極パッド7を形成する。この第2の層間絶縁膜4上には、さらに、他の接続配線31、32を形成する。

【0015】それらの一端は渦巻き状インダクタンスが形成される予定の領域に形成し、他端は半導体基板1周辺部に引き出し、そこに外部端子となる電極パッド91、92をそれぞれ形成する。第2の層間絶縁膜4の上にこれら接続配線を被覆するようにポリイミドなどの低誘電率材料の第3の層間絶縁膜8が形成される。この層間絶縁膜8の上にCuなどの低抵抗材料からなる渦巻き状のインダクタンス6を1対形成する。この層間絶縁膜8に異方性エッチングなどによりコンタクト孔を形成して層間絶縁膜8の下の接続配線3の一端部分を露出させ、インダクタンス6と接続配線3とをインダクタンス6の端子5によりコンタクト孔を通して接続する（この

コンタクト部分は図2と同じ構造になっている）。同様に、第3の層間絶縁膜8の他の部分にもコンタクト孔を形成して接続配線31、32のそれぞれ一端を露出させ、インダクタンス6の任意の箇所と接続配線31、32とをこれらコンタクト孔に形成した端子51、52によりそれぞれ接続する。接続配線をインダクタンスに接続してから半導体基板1表面をBPSGなどのパッシベーション絶縁膜（図示せず）で被覆保護する。金属薄層10の表面とインダクタンス6が形成されている第3の層間絶縁膜8の表面との間の距離d、即ち、インダクタンス／金属薄層間は、この実施例では、層間絶縁膜4、8にポリイミドを用いているので、約1 μm 〜10 μm にしている。

【0016】この様にインダクタンスは、金属薄層の上に形成することにより特性インピーダンスが整合し、インダクタンスを通過する高周波の信号の反射を低減することができる。また、半導体基板のほぼ全面に金属薄層を形成するので、半導体基板上に形成されるインダクタンスの位置の自由度が増大する。さらに、この実施例では、インダクタンス6の両端の電極パッド9と端子5以外に、インダクタンス6の金属配線パターンの途中で幾つかの端子51、52を形成している。この実施例では、2個の端子を形成しているが、端子数は、任意であり必要な数だけ設けることができる。これらの金属配線パターンの途中に設けられている端子は、前記電極パッド9と同じ役割を果たすもので、電極パッド9を含めたこれらの端子の任意の1つとインダクタンス6の中心に形成された端子5との間でインダクタンスを構成している。そして、前記任意の1つの端子を選択することにより、構成されるインダクタンスの特性を任意に決定することができる。

【0017】次に、図10及び図11を参照してこの実施例のキャパシタを説明する。本発明に用いるCuなどからなる金属薄層10は、キャパシタの一方の電極に用いることができる。金属薄層10には、キャパシタの引出し電極に用いられる電極パッド102が接続されており、この電極パッド102は、その表面は露出している。金属薄層10の上には、ポリイミドなどの第2の絶縁膜4が形成され、その上にキャパシタの他方の電極となるCuなどの金属層11が複数個形成されている。金属層11を互いに接続するように、これらの上にCuなどからなる金属配線層12を形成する。この金属配線層12は、半導体基板1の周辺部にまで延在する領域があり、この領域に半導体基板1の表面に露出する複数の端子121が形成されている。ここに金属薄層10と金属層11とを対向する電極とし、第2の絶縁膜4を誘電体とするキャパシタが形成される。以上、インダクタンスを形成した半導体基板を用いて半導体装置を形成するには、この半導体基板自身に集積回路を形成する例、集積回路が形成されている半導体基板の上に、このインダク